



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2003-0002528  
Application Number

출원 년 월 일 : 2003년 01월 14일  
Date of Application JAN 14, 2003

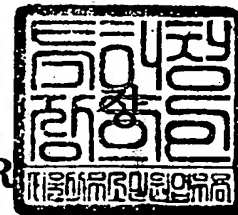
출원인 : 삼성전자주식회사  
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 05 월 19 일

특 허 청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2003.01.14
【발명의 명칭】	차동 전하 펌프 및 방법, 이를 이용한 위상 동기 루프 및 방법
【발명의 영문명칭】	Differential charge pump and method, and Phase locked loop using this pump and method
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	박상수
【대리인코드】	9-1998-000642-5
【포괄위임등록번호】	2000-054081-9
【발명자】	
【성명의 국문표기】	조영균
【성명의 영문표기】	CHO, YOUNG KYUN
【주민등록번호】	640318-1011717
【우편번호】	442-470
【주소】	경기도 수원시 팔달구 영통동 973-3 두산아파트 804동 1402호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 박상수 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	8 면 8,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	12 항 493,000 원
【합계】	530,000 원
【첨부서류】	1. 요약서·명세서(도면)_1통

**【요약서】****【요약】**

본 발명은 차동 전하 펌프 및 방법, 이를 이용한 위상 동기 루프 및 방법을 공개한다. 이 펌프는 제1입력신호를 입력하여 제1출력신호를 발생하는 제1드라이버, 제2입력신호를 입력하여 제2출력신호를 발생하는 제2드라이버, 제2입력신호의 반전된 신호를 입력하여 제1출력신호와 동일한 전압 레벨을 가지는 제3출력신호를 발생하는 제3드라이버, 제1입력신호의 반전된 신호를 입력하여 제2출력신호와 동일한 전압 레벨을 가지는 제4출력신호를 발생하는 제4드라이버, 제1바이어스 전압에 연결된 게이트와 제1출력신호가 인가되는 소스와 제1차동 전하 펌프 출력신호에 연결된 드레인을 가진 제1트랜지스터, 제1바이어스 전압에 연결된 게이트와 제2출력신호가 인가되는 소스와 제2차동 전하 펌프 출력신호에 연결된 드레인을 가진 제2트랜지스터, 제2바이어스 전압에 연결된 게이트와 제3출력신호가 인가되는 소스와 제1차동 전하 펌프 출력신호에 연결된 드레인을 가진 제3트랜지스터, 및 제2바이어스 전압에 연결된 게이트와 제4출력신호가 인가되는 소스와 제2차동 전하 펌프 출력신호에 연결된 드레인을 가진 제4트랜지스터로 구성되어 있다. 따라서, 입력신호들의 천이시에 발생하는 스위칭 노이즈가 감소되어, 동작 성능이 향상된다.

**【대표도】**

도 2

**【명세서】****【발명의 명칭】**

차동 전하 펌프 및 방법, 이를 이용한 위상 동기 루프 및 방법 {Differential charge pump and method, and Phase locked loop using this pump and method}

**【도면의 간단한 설명】**

도1은 종래의 차동 전하 펌프의 일예의 구성을 나타내는 것이다.

도2는 본 발명의 차동 전하 펌프의 실시예의 구성을 나타내는 회로도이다.

도3은 본 발명의 차동 전하 펌프의 바람직한 실시예의 구성을 나타내는 것이다.

도4는 도3에 나타난 공통 모드 피드백 회로의 실시예의 회로도이다.

도5는 본 발명의 차동 전하 펌프를 사용한 위상 동기 루프의 구성을 나타내는 블록도이다.

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<6> 본 발명은 전하 펌프 회로에 관한 것으로, 특히 차동 입력 신호에 응답하여 차동 출력 신호를 발생하는 차동 전하 펌프 및 방법, 이를 이용한 위상 동기 루프 및 방법에 관한 것이다.

<7> 위상 동기 루프는 위상 검출기, 전하 펌프, 루프 필터, 및 전압 제어 발진기를 구비하여 구성된다. 위상 검출기는 기준 클럭신호와 전압 제어 발진기로부터 출력되는 클럭신호의 위상 차를 검출한다. 전하 펌프는 위상 검출기의 출력신호에 응답하여 루프 필터

터로 전하를 충전하거나, 루프 필터에 충전된 전하를 방전한다. 그리고, 전압 제어 발진기는 루프 필터에 충전된 전하에 대응하는 전압에 응답하여 출력되는 클럭 신호의 위상을 가변한다.

<8> 위상 동기 루프의 전하 펌프에는 단일 출력신호를 발생하는 단일 전하 펌프와 차동 출력신호를 발생하는 차동 전하 펌프가 있다. 단일 전하 펌프를 사용하는 위상 동기 루프의 전압 제어 발진기는 단일 출력신호에 응답하여 클럭 신호를 발생하고, 차동 전하 펌프를 사용하는 위상 동기 루프의 전압 제어 발진기는 차동 출력신호에 응답하여 클럭 신호를 발생하게 된다.

<9> 일반적으로, 단일 전하 펌프를 사용하여 위상 동기 루프를 설계하게 되면 위상 검출기로부터 출력되는 업, 다운 신호에 응답하여 스위칭 동작을 수행함에 의해서 스위칭 노이즈가 발생되고, 단일 출력신호를 발생하기 때문에 뒷단의 루프 필터로 유입되는 노이즈를 제거하기가 용이하지 않다.

<10> 그리고, 차동 전하 펌프를 사용하여 위상 동기 루프를 설계하게 되면 위상 검출기로부터 출력되는 업, 다운 신호에 응답하여 스위칭 동작을 수행함에 의해서 스위칭 노이즈가 발생되기는 하지만, 차동 출력신호를 발생하기 때문에 뒷단의 루프 필터로 노이즈가 유입되더라도 노이즈에 의한 영향이 제거될 수 있다.

<11> 이와같은 이유로 위상 동기 루프를 설계시에 일반적으로 단일 전하 펌프를 사용하지 않고 차동 전하 펌프를 사용하여 설계한다. 그러나, 차동 전하 펌프를 사용하여 위상 동기 루프를 설계하더라도 차동 전하 펌프가 스위칭 동작을 수행함에 의해서 발생하는 스위칭 노이즈로 인한 성능 저하는 여전히 존재한다.

- <12> 그래서, 차동 전하 펌프를 이용한 위상 동기 루프의 스위칭 노이즈를 줄이기 위한 연구가 계속되고 있으며, 이와 관련한 많은 기술들이 공개되고 있다.
- <13> 도1은 종래의 차동 전하 펌프의 일예의 구성을 나타내는 것으로, 미국 특허 번호 제6,385,265호의 도4에 공개된 구성이다.
- <14> 도1에 나타낸 차동 전하 펌프의 구성 및 동작은 해당 특허 공보에 상세하게 설명되어 있으므로 참고로 하기 바라며, 여기에서는 간단하게 설명하기로 한다.
- <15> 도1에 나타낸 차동 전하 펌프는 PMOS트랜지스터들(170a, 170b, 180a, 180b)과 NMOS트랜지스터들(172a, 172b, 178a, 178b)의 게이트로 업 신호들(PUMPUPN, PUMPUPP)과 다운 신호들(PUMPDNN, PUMPDNP)이 인가되고, 제1출력신호(FILTU) 발생단자와 제2출력신호(FILTD) 발생단자사이에 버퍼들(200a, 200b)를 구비하여 구성되어 있다. 그래서, 업 신호들(PUMPUPN, PUMPUPP)과 다운 신호들(PUMPDNN, PUMPDNP)에 의해서 PMOS트랜지스터들(170a, 170b, 180a, 180b)과 NMOS트랜지스터들(172a, 172b, 178a, 178b)의 스위칭 동작시에 발생하는 스위칭 노이즈를 버퍼들(200a, 200b)을 사용하여 제거할 수 있다는 것이다.
- <16> 그러나, 실제적으로 버퍼들(200a, 200b)을 사용하여 스위칭 노이즈를 완전하게 제거하기는 어려우며, 회로 구성이 복잡하다는 단점이 있다.
- 【발명이 이루고자 하는 기술적 과제】**
- <17> 본 발명의 목적은 스위칭 노이즈를 줄일 수 있을 뿐만아니라 회로 구성이 간단한 차동 전하 펌프 및 방법을 제공하는데 있다.

- <18> 본 발명의 다른 목적은 상기 목적을 달성하기 위한 차동 전하 펌프를 이용한 위상 동기 루프 및 방법을 제공하는데 있다.
- <19> 상기 목적을 달성하기 위한 본 발명의 차동 전하 펌프는 제1입력신호를 입력하여 제1출력신호를 발생하는 제1드라이버, 제2입력신호를 입력하여 제2출력신호를 발생하는 제2드라이버, 상기 제2입력신호의 반전된 신호를 입력하여 상기 제1출력신호와 동일한 전압 레벨을 가지는 제3출력신호를 발생하는 제3드라이버, 상기 제1입력신호의 반전된 신호를 입력하여 상기 제2출력신호와 동일한 전압 레벨을 가지는 제4출력신호를 발생하는 제4드라이버, 제1바이어스 전압에 연결된 게이트와 상기 제1출력신호가 인가되는 소스와 제1차동 전하 펌프 출력신호에 연결된 드레인을 가진 제1트랜지스터, 상기 제1바이어스 전압에 연결된 게이트와 상기 제2출력신호가 인가되는 소스와 제2차동 전하 펌프 출력신호에 연결된 드레인을 가진 제2트랜지스터, 제2바이어스 전압에 연결된 게이트와 상기 제3출력신호가 인가되는 소스와 상기 제1차동 전하 펌프 출력신호에 연결된 드레인을 가진 제3트랜지스터, 및 상기 제2바이어스 전압에 연결된 게이트와 상기 제4출력신호가 인가되는 소스와 상기 제2차동 전하 펌프 출력신호에 연결된 드레인을 가진 제4트랜지스터를 구비하는 것을 특징으로 한다.
- <20> 상기 목적을 달성하기 위한 본 발명의 차동 전하 펌핑 방법은 제1입력신호, 제2입력신호, 상기 제1입력신호의 반전된 신호, 상기 제2입력신호의 반전된 신호를 각각 입력하여, 제1출력신호, 제2출력신호, 상기 제1출력신호와 동등한 레벨의 제3출력신호, 및 상기 제2출력신호와 동등한 레벨의 제4출력신호를 각각 발생하는 제1단계, 및 제1바이어스 전압이 상기 제1출력신호의 전압 레벨을 제어하고, 상기 제2바이어스 전압이 상기 제3출력신호의 전압 레벨을 제어하여 제1차동 전하 펌프 출력신호를 발생하고, 상기 제1

바이어스 전압이 상기 제2출력신호의 전압 레벨을 제어하고, 상기 제2바이어스 전압이 상기 제4출력신호의 전압 레벨을 제어하여 제2차동 전하 펌프 출력신호를 발생하는 제2 단계를 구비하는 것을 특징으로 한다.

<21>      상기 다른 목적을 달성하기 위한 본 발명의 차동 전하 펌프를 이용한 위상 동기 루프는 기준 클럭신호와 클럭신호의 위상 차를 검출하여 제1입력신호, 제2입력신호, 상기 제1입력신호의 반전된 신호, 및 상기 제2입력신호의 반전된 신호를 발생하는 위상 검출 수단, 상기 제1입력신호, 상기 제2입력신호, 상기 제1입력신호의 반전된 신호, 및 상기 제2입력신호의 반전된 신호를 입력하여 제1차동 전하 펌프 출력신호와 제2차동 전하 펌프 출력신호를 발생하는 차동 전하 펌프, 상기 제1차동 전하 펌프 출력신호와 상기 제2차동 전하 펌프 출력신호에 응답하여 전하를 충방전하는 루프 필터, 및 상기 제1차동 전하 펌프 출력신호와 상기 제2차동 전하 펌프 출력신호를 입력으로 하여 상기 클럭신호의 위상을 제어하는 전압 제어 발진기를 구비한 위상 동기 루프에 있어서, 상기 차동 전하 펌프는 상기 제1입력신호를 입력하여 제1출력신호를 발생하는 제1드라이버, 상기 제2입력신호를 입력하여 제2출력신호를 발생하는 제2드라이버, 상기 제2입력신호의 반전된 신호를 입력하여 상기 제1출력신호와 동일한 전압 레벨을 가지는 제3출력신호를 발생하는 제3드라이버, 상기 제1입력신호의 반전된 신호를 입력하여 상기 제2출력신호와 동일한 전압 레벨을 가지는 제4출력신호를 발생하는 제4드라이버, 제1바이어스 전압에 연결된

게이트와 상기 제1출력신호가 인가되는 소스와 제1차동 전하 펌프 출력신호에 연결된 드레인을 가진 제1트랜지스터, 상기 제1바이어스 전압에 연결된 게이트와 상기 제2출력신호가 인가되는 소스와 제2차동 전하 펌프 출력신호에 연결된 드레인을 가진 제2트랜지스터, 제2바이어스 전압에 연결된 게이트와 상기 제3출력신호가 인가되는 소스와 상기 제1차동 전하 펌프 출력신호에 연결된 드레인을 가진 제3트랜지스터, 및 상기 제2바이어스 전압에 연결된 게이트와 상기 제4출력신호가 인가되는 소스와 상기 제2차동 전하 펌프 출력신호에 연결된 드레인을 가진 제4트랜지스터를 구비하는 것을 특징으로 한다.

<22> 상기 다른 목적을 달성하기 위한 본 발명의 차동 전하 펌프를 이용한 위상 동기 루핑 방법은 기준 클럭신호와 클럭신호의 위상 차를 검출하여 제1입력신호, 제2입력신호, 상기 제1입력신호의 반전된 신호, 및 상기 제2입력신호의 반전된 신호를 발생하는 위상 검출 단계, 상기 제1입력신호, 상기 제2입력신호, 상기 제1입력신호의 반전된 신호, 상기 제2입력신호의 반전된 신호를 각각 입력하여, 제1출력신호, 제2출력신호, 상기 제1출력신호와 동등한 레벨의 제3출력신호, 및 상기 제2출력신호와 동등한 레벨의 제4출력신호를 각각 발생하고, 제1바이어스 전압이 상기 제1출력신호의 전압 레벨을 제어하고, 상기 제2바이어스 전압이 상기 제3출력신호의 전압 레벨을 제어하여 제1차동 전하 펌프 출력신호를 발생하고, 상기 제1바이어스 전압이 상기 제2출력신호의 전압 레벨을 제어하고, 상기 제2바이어스 전압이 상기 제4출력신호의 전압 레벨을 제어하여 제2차동 전하 펌프 출력신호를 발생하는 전하 펌핑 단계, 상기 제1차동 전하 펌프 출력신호와 상기 제2차동 전하 펌프 출력신호에 응답하여 전하를 충방전하는 전하 충방전 단계, 및 상기 제1차동 전하 펌프 출력신호와 상기 제2차동 전하 펌프 출력신호에 응답하여 상기 클럭신호의 위상을 제어하는 전압 제어 발진 단계를 구비하는 것을 특징으로 한다.

## 【발명의 구성 및 작용】

- <23> 이하, 첨부한 도면을 참고로 하여 본 발명의 차동 전하 펌프 및 방법, 이를 이용한 위상 동기 루프 및 방법을 설명하면 다음과 같다.
- <24> 도2는 본 발명의 차동 전하 펌프의 실시예의 구성을 나타내는 회로도로서, 드라이버들(D1 ~ D4), PMOS트랜지스터들(P1, P2), 및 NMOS트랜지스터들(N1, N2)로 구성되어 있다.
- <25> 도2에 나타난 차동 전하 펌프의 구성을 설명하면 다음과 같다.
- <26> 드라이버들(D1 ~ D4) 각각은 다운 신호(DN), 업 신호(UP), 반전된 업 신호(UPB), 반전된 다운 신호(DNB)를 입력한다. 제1트랜지스터인 PMOS트랜지스터(P1)의 소스는 제1 드라이버(D1)의 출력신호에 연결되고, 게이트는 제1바이어스 전압(VBIASP)에 연결되고, 드레인은 제1차동 전하 펌프 출력신호(FILTD)에 연결되어 있다. 제3트랜지스터인 NMOS트랜지스터(N1)의 드레인은 제1차동 전하 펌프 출력신호(FILTD)에 연결되고, 게이트는 제2 바이어스 전압(VBIASN)에 연결되고, 소스는 제3드라이버(D3)의 출력신호에 연결되어 있다. 제2트랜지스터인 PMOS트랜지스터(P2)의 소스는 제2드라이버(D2)의 출력신호에 연결되고, 게이트는 제1바이어스 전압(VBIASP)에 연결되고, 드레인은 제2차동 전하 펌프 출력신호(FILTU)에 연결되어 있다. 제4트랜지스터인 NMOS트랜지스터(N2)의 드레인은 제2차동 전하 펌프 출력신호(FILTU)에 연결되고, 게이트는 제2바이어스 전압(VBIASN)에 연결되고, 소스는 제4드라이버(D4)의 출력신호에 연결되어 있다.
- <27> 도2에 나타난 차동 전하 펌프의 동작을 설명하면 다음과 같다.

- <28> 바이어스 전압들(VBIASP, VBIASN)이 인가되고, "하이"레벨의 업 신호(UP)와 "로우"레벨의 다운 신호(DN)가 인가되는 경우에, 반전된 업 신호(UPB)는 "로우"레벨이고, 반전된 다운 신호(DNB)는 "하이"레벨이다.
- <29> 제1, 제4드라이버들(D1, D4) 각각은 "로우"레벨의 다운 신호(DN)와 "하이"레벨의 반전된 다운 신호(DNB)를 입력으로 하여 접지전압 레벨의 신호와 전원전압 레벨의 신호를 발생한다. 그리고, 제2, 제3드라이버들(D2, D3) 각각은 "하이"레벨의 업 신호(UP)와 "로우"레벨의 반전된 업 신호(UPB)를 입력으로 하여 전원전압 레벨의 신호와 접지전압 레벨의 신호를 발생한다.
- <30> 그러면, PMOS트랜지스터(P1)가 오프되고 NMOS트랜지스터(N1)가 온되어 제1차동 전하 펌프 출력신호(FILTD)에 충전된 전하가 NMOS트랜지스터(N1)를 통하여 방전된다. 그리고, PMOS트랜지스터(P2)가 온되고 NMOS트랜지스터(N2)가 오프되어 PMOS트랜지스터(P2)를 통하여 제2차동 전하 펌프 출력신호(FILTU)로 전하를 충전한다.
- <31> 반면에, 바이어스 전압들(VBIASP, VBIASN)이 인가되고, "로우"레벨의 업 신호(UP)와 "하이"레벨의 다운 신호(DN)가 인가되는 경우에, 반전된 업 신호(UPB)는 "하이"레벨이고, 반전된 다운 신호(DNB)는 "로우"레벨이다.
- <32> 제1, 제4드라이버들(D1, D4) 각각은 "하이"레벨의 다운 신호(DN)와 "로우"레벨의 반전된 다운 신호(DNB)를 입력으로 하여 전원전압 레벨의 신호와 접지전압 레벨의 신호를 발생한다. 그리고, 제2, 제3드라이버들(D2, D3) 각각은 "로우"레벨의 업 신호(UP)와 "하이"레벨의 반전된 업 신호(UPB)를 입력으로 하여 접지전압 레벨의 신호와 전원전압 레벨의 신호를 발생한다.

- <33> 그러면, PMOS트랜지스터(P1)가 온되고 NMOS트랜지스터(N1)가 오프되어 PMOS트랜지스터(P1)를 통하여 제1차동 전하 펌프 출력신호(FILTD)로 전하를 충전한다. 그리고, PMOS트랜지스터(P2)가 오프되고 NMOS트랜지스터(N2)가 온되어 제2차동 전하 펌프 출력신호(FILTU)에 충전된 전하가 NMOS트랜지스터(N2)를 통하여 방전된다.
- <34> 즉, PMOS트랜지스터들(P1, P2) 각각의 소스로 접지전압 및 전원전압 레벨이 인가되고, NMOS트랜지스터들(N1, N2) 각각의 소스로 접지전압 및 전원전압 레벨이 인가되면, PMOS트랜지스터(P2)와 NMOS트랜지스터(N1)가 전류원이 되어 전류를 흐르게 한다. 반면에, PMOS트랜지스터들(P1, P2) 각각의 소스로 전원전압 및 접지전압 레벨이 인가되고, NMOS트랜지스터들(N1, N2) 각각의 소스로 전원전압 및 접지전압 레벨이 인가되면, PMOS트랜지스터(P1)와 NMOS트랜지스터(N2)가 전류원이 되어 전류를 흐르게 한다.
- <35> 상술한 바와 같이 본 발명의 차동 전하 펌프는 바이어스 전압들(VBIASP, VBISAN)이 PMOS트랜지스터들(P1, P2)과 NMOS트랜지스터들(N1, N2)의 게이트로 인가되고 있는 상태에서 업 및 다운 신호(UP, DN)과 반전된 업 및 다운 신호(UPB, DNB)가 천이하여 이들 트랜지스터들(P1, P2, N1, N2)의 소스로 전원전압 또는 접지전압 레벨이 인가되도록 구성되어 있다. 따라서, 스위칭 동작시에 이들 트랜지스터들(P1, P2, N1, N2)과 각각의 드라이버들(D1, D2, D3, D4)이 직렬로 연결되어 있어, 스위칭과 기생 캐패시턴스에 의해 발생하는 스위칭 노이즈가 감소될 수 있다.
- <36> 도3은 본 발명의 차동 전하 펌프의 바람직한 실시예의 구성을 나타내는 것으로, 기준전압 발생회로(10), 공통 모드 피드백 회로(12), 기준전류 발생회로(14), 인버터들(I1 ~ I4), PMOS트랜지스터들(P1, P2), 및 NMOS트랜지스터들(N1, N2)로 구성되어 있다.

- <37> 도3에서, 도2에 나타낸 드라이버들(D1 ~ D4) 각각을 인버터들(I1 ~ I4)로 구성하고, 인버터들(I1 ~ I4) 각각으로 반전된 다운 신호(DNB), 반전된 업 신호(UPB), 업 신호(UP), 및 다운 신호(DN)가 인가되어 구성되어 있다.
- <38> 그리고, 드라이버들(D1 ~ D4) 각각이 인버터들(I1 ~ I4)로 구성됨으로써 도2에 나타낸 드라이버들(D1 ~ D4)로 인가되는 신호들의 위상과 반대 위상의 신호가 인가되어 구성되어 있다.
- <39> 도3에 나타낸 구성의 동작을 설명하면 다음과 같다.
- <40> 기준전압 발생회로(10)는 기준전압(VREF)을 발생한다. 공통 모드 피드백 회로(12)는 기준전압(VREF)과 노드들(A, B)의 전압을 비교하여 일정한 바이어스 전압(VBIASP)을 발생한다. 즉, 공통 모드 피드백 회로(12)는 노드들(A, B)의 전압이 기준전압(VREF)보다 낮으면 제1바이어스 전압(VBIASP)을 높여주고, 노드들(A, B)의 전압이 기준전압(VREF)보다 높으면 제1바이어스 전압(VBIASP)을 낮혀줌으로써 일정한 제1바이어스 전압(VBIASP)을 발생한다. 기준전류 발생회로(14)는 기준전류를 발생한다. NMOS트랜지스터(N3)는 기준전류를 흐르게 하고, 바이어스 전압(VBIASN)을 발생한다.
- <41> "하이"레벨의 반전된 다운 신호(DNB)와 "로우"레벨의 다운 신호(DN) 및 "로우"레벨의 반전된 업 신호(UPB)와 "하이"레벨의 업 신호(UP)가 인가되면, 인버터들(I1 ~ I4) 각각은 접지전압 레벨의 신호, 전원전압 레벨의 신호, 접지전압 레벨의 신호, 전원전압 레벨의 신호를 출력한다. 그러면, PMOS트랜지스터(P1)와 NMOS트랜지스터(N2)가 오프되고, PMOS트랜지스터(P2)와 NMOS트랜지스터(N1)가 온된다. 이에 따라, PMOS트랜지스터(P2)를 통하여 제2차동 전하 펌프 출력신호(FILTU)로 전하가 충전된다. 그리고, 제1차동 전하 펌프 출력신호(FILTD)에 충전된 전하가 NMOS트랜지스터(N1)를 통하여 방전되게 된다. 즉

, 제1바이어스 전압(VBIASP)이 PMOS트랜지스터(P2)의 게이트로 인가되고 있는 상태에서 소스로 전원전압이 인가되면 PMOS트랜지스터(P2)가 전류원이 되어 제2차동 전하 펌프 출력신호(FILTU)로 전류를 흐르게 하고, 제2바이어스 전압(VBIASN)이 NMOS트랜지스터(N1)의 게이트로 인가되고 있는 상태에서 소스로 접지전압이 인가되면 NMOS트랜지스터(N1)가 전류원이 되어 제1차동 전하 펌프 출력신호(FILTD)로부터 접지전압으로 전류를 흐르게 한다.

<42> 반면에, "로우"레벨의 반전된 다운 신호(DNB)와 "하이"레벨의 다운 신호(DN) 및 "하이"레벨의 반전된 업 신호(UPB)와 "로우"레벨의 업 신호(UP)가 인가되면, 인버터들(I1 ~ I4) 각각은 전원전압 레벨의 신호, 접지전압 레벨의 신호, 전원전압 레벨의 신호, 접지전압 레벨의 신호를 출력한다. 그러면, PMOS트랜지스터(P1)와 NMOS트랜지스터(N2)가 온되고, PMOS트랜지스터(P2)와 NMOS트랜지스터(N1)가 오프된다. 이에 따라, PMOS트랜지스터(P1)를 통하여 제1차동 전하 펌프 출력신호(FILTD)로 전하가 충전되고, 제2차동 전하 펌프 출력신호(FILTU)에 충전된 전하가 NMOS트랜지스터(N2)를 통하여 방전되게 된다. 즉, 제1바이어스 전압(VBIASP)이 PMOS트랜지스터(P1)의 게이트로 인가되고 있는 상태에서 소스로 전원전압이 인가되면 PMOS트랜지스터(P1)가 전류원이 되어 제1차동 전하 펌프 출력신호(FILTD)로 전류를 공급하고, 제2바이어스 전압(VBIASN)이 NMOS트랜지스터(N2)의 게이트로 인가되고 있는 상태에서 소스로 접지전이 인가되면 NMOS트랜지스터(N2)가 전류원이 되어 제2차동 전하 펌프 출력신호(FILTU)로부터 접지전압으로 전류를 흐르게 한다.

<43> 상술한 바와 같이 본 발명의 차동 전하 펌프는 바이어스 전압들(VBIASP, VBIASN)이 인가된 상태에서 PMOS트랜지스터들(P1, P2)과 NMOS트랜지스터들(N1, N2)의 소스로 인가

되는 전압에 의해서 PMOS트랜지스터들(P1, P2)과 NMOS트랜지스터들(N1, N2)이 전류원이 되어 제1 및 제2차동 전하 펌프 출력신호(FILTD, FILTU)로 전류를 흐르게 한다.

- <44> 즉, 본 발명의 차동 전하 펌프는 PMOS트랜지스터들(P1, P2)과 NMOS트랜지스터들(N1, N2)이 각각의 드라이버들(D1, D2, D3, D4)과 직렬로 연결되어 있어, 스위칭과 기생 캐패시턴스에 의해 발생하는 스위칭 노이즈가 감소될 수 있다
- <45> 도4는 도3에 나타낸 공통 모드 피드백 회로의 실시예의 회로도로서, PMOS트랜지스터들(P3, P4), NMOS트랜지스터들(N4 ~ N7), 및 전류원(IR1, IR2)으로 구성되어 있다.
- <46> 도4에 나타낸 회로의 동작을 설명하면 다음과 같다.
- <47> 기준전압(VREF)에 응답하여 NMOS트랜지스터들(N5, N6)이 온되어 전류(i2)가 흐르게 되고, 제1차동 전하 펌프 출력신호(FILTD)와 제2차동 전하 펌프 출력신호(FILTU)에 응답하여 NMOS트랜지스터들(N4, N7)이 온되어 전류(i1)를 흐르게 한다.
- <48> 만일 PMOS트랜지스터들(P3, P4)의 크기 및 NMOS트랜지스터들(N4 ~ N7)의 크기가 동일하게 설계되어 있고, 제1차동 전하 펌프 출력신호(FILTD)와 제2차동 전하 펌프 출력신호(FILTU)의 전압을 합한 전압이 기준 전압(VREF)의 2배보다 높아지게 되면 NMOS트랜지스터들(N5, N6)에 비해서 NMOS트랜지스터들(N4, N7)이 더 많이 온되어 전류(i1)가 전류(i2)에 비해서 커지게 된다. 이에 따라, 제1바이어스 전압(VBIASP)이 높아지게 된다.
- <49> 반면에, 제1차동 전하 펌프 출력신호(FILTD)와 제2차동 전하 펌프 출력신호(FILTU)의 전압을 합한 전압이 기준 전압(VREF)의 2배보다 낮아지게 되면 NMOS트랜지스터들(N4, N7)에 비해서 NMOS트랜지스터들(N5, N6)이 더 많이 온되어 전류(i2)가 전류(i1)에 비해서 커지게 된다. 이에 따라, 제1바이어스 전압(VBIASP)이 낮아지게 된다.

- <50> 도4에 나타난 공통 모드 피드백 회로는 상술한 바와 같은 방법으로 동작을 수행하여 제1차동 전하 펌프 출력신호(FILTD) 및 제2차동 전하 펌프 출력신호(FILTU)의 전압을 합한 전압이 기준 전압(VREF)의 2배와 동일한 전압이 되면 일정한 제1바이어스 전압(VBIASP)을 발생하게 된다.
- <51> 도5는 본 발명의 차동 전하 펌프를 이용한 위상 동기 루프의 구성을 나타내는 블록도로서, 위상 검출기(20), 차동 전하 펌프(22), 루프 필터(24), 및 전압 제어 발진기(26)로 구성되어 있다.
- <52> 도5에 나타난 블록들 각각의 기능을 설명하면 다음과 같다.
- <53> 위상 검출기(20)는 기준 클럭신호(CLK)와 VCO\_클럭신호(VCO\_CLK)를 입력하여 VCO\_클럭신호(VCO\_CLK)의 위상이 기준 클럭신호(CLK)의 위상보다 느리면 "하이"레벨의 업 신호(UP) 및 반전된 다운 신호(DNB)와 "로우"레벨의 다운 신호(DN) 및 반전된 업 신호(UPB)를 발생하고, VCO\_클럭신호(VCO\_CLK)의 위상이 기준 클럭신호(CLK)의 위상보다 빠르면 "하이"레벨의 다운 신호(DN) 및 반전된 업 신호(UPN)와 "로우"레벨의 반전된 다운 신호(DNB) 및 업 신호(UP)를 발생한다. 차동 전하 펌프(22)는 "하이"레벨의 업 신호(UP) 및 반전된 다운 신호(DNB)와 "로우"레벨의 다운 신호(DN) 및 반전된 업 신호(UPB)에 응답하여 제2차동 전하 펌프 출력신호(FILTU)로 전하를 충전하고, 제1차동 전하 펌프 출력신호(FILTD)의 전하를 방전하여 제1차동 전하 펌프 출력신호(FILTD)와 제2차동 전하 펌프 출력신호(FILTU)의 전압 차가 커지게 된다. 그리고, "하이"레벨의 다운 신호(DN) 및 반전된 업 신호(UPN)와 "로우"레벨의 반전된 다운 신호(DNB) 및 업 신호(UP)에 응답하여 제1차동 전하 펌프 출력신호(FILTD)로 전하를 충전하고, 제2차동 전하 펌프 출력신호(FILTU)로 전하를 방전하여 제1차동 전하 펌프 출력신호(FILTD)와 제2차동 전하 펌프 출

력신호(FILTU)의 전압 차가 작아지게 된다. 루프 필터(24)는 제1차동 전하 펌프 출력신호(FILTD) 및 제2차동 전하 펌프 출력신호(FILTU)들 각각에 연결되어 전하를 충방전한다. 전압 제어 발진기(26)는 제1차동 전하 펌프 출력신호(FILTD)와 제2차동 전하 펌프 출력신호(FILTU)의 전압 차가 커지게 되면 VCO\_클럭신호(VCO\_CLK)를 빠르게 발생하고, 제1차동 전하 펌프 출력신호(FILTD)와 제2차동 전하 펌프 출력신호(FILTU)의 전압 차가 작아지게 되면 VCO\_클럭신호(VCO\_CLK)를 느리게 발생한다.

<54> 본 발명의 차동 전하 펌프를 이용한 위상 동기 루프는 본 발명의 차동 전하 펌프를 사용함으로써 스위칭 노이즈가 감소된다.

<55> 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

#### 【발명의 효과】

<56> 따라서, 본 발명의 차동 전하 펌프 및 방법, 이를 이용한 위상 동기 루프 및 방법은 업 및 다운 신호들의 천이시에 발생하는 스위칭 노이즈가 감소되어 동작 성능이 향상된다.

<57> 또한, 본 발명의 차동 전하 펌프 및 이를 이용한 위상 동기 루프는 회로 구성이 간단하여, 집적화시에 레이아웃 면적을 줄일 수 있다.

## 【특허청구범위】

## 【청구항 1】

제1입력신호를 입력하여 제1출력신호를 발생하는 제1드라이버;

제 2입력신호를 입력하여 제2출력신호를 발생하는 제2드라이버;

상기 제2입력신호의 반전된 신호를 입력하여 상기 제1출력신호와 동일한 전압 레벨을 가지는 제3출력신호를 발생하는 제3드라이버;

상기 제1입력신호의 반전된 신호를 입력하여 상기 제2출력신호와 동일한 전압 레벨을 가지는 제4출력신호를 발생하는 제4드라이버;

제1바이어스 전압에 연결된 게이트와 상기 제1출력신호가 인가되는 소스와 제1차동 전하 펌프 출력신호에 연결된 드레인을 가진 제1트랜지스터;

상기 제1바이어스 전압에 연결된 게이트와 상기 제2출력신호가 인가되는 소스와 제2차동 전하 펌프 출력신호에 연결된 드레인을 가진 제2트랜지스터;

제2바이어스 전압에 연결된 게이트와 상기 제3출력신호가 인가되는 소스와 상기 제1차동 전하 펌프 출력신호에 연결된 드레인을 가진 제3트랜지스터; 및

상기 제2바이어스 전압에 연결된 게이트와 상기 제4출력신호가 인가되는 소스와 상기 제2차동 전하 펌프 출력신호에 연결된 드레인을 가진 제4트랜지스터를 구비하는 것을 특징으로 하는 차동 전하 펌프.

## 【청구항 2】

제1항에 있어서,

상기 제1입력신호는 다운 신호, 상기 제2입력신호는 업 신호이며, 상기 제1에서 제4드라이버는 버퍼인 것을 특징으로 하는 차동 전하 펌프.

【청구항 3】

제1항에 있어서,

상기 제1입력신호는 반전된 다운 신호, 상기 제2입력신호는 반전된 업 신호이며, 상기 제1에서 제4드라이버는 인버터인 것을 특징으로 하는 차동 전하 펌프.

【청구항 4】

제1항에 있어서, 상기 차동 전하 펌프는

기준전압을 발생하는 기준전압 발생회로;

기준전류를 발생하며 상기 제2바이어스 전압에 출력이 연결된 기준전류 발생회로;

상기 기준전압의 출력과 상기 제1차동 전하 펌프 출력신호 및 상기 제2차동 전하 펌프 출력신호를 입력으로 하여 상기 제1바이어스 전압을 발생하는 공통 모드 피드백 회로; 및

상기 제2바이어스 전압에 연결된 드레인 및 게이트, 그리고 접지전압에 연결된 소스를 가지는 제5트랜지스터를 더 구비하는 것을 특징으로 하는 차동 전하 펌프.

【청구항 5】

기준 클럭신호와 클럭신호의 위상 차를 검출하여 제1입력신호, 제2입력신호, 상기 제1입력신호의 반전된 신호, 및 상기 제2입력신호의 반전된 신호를 발생하는 위상 검출 수단;

상기 제1입력신호, 상기 제2입력신호, 상기 제1입력신호의 반전된 신호, 및 상기 제2입력신호의 반전된 신호를 입력하여 제1차동 전하 펌프 출력신호와 제2차동 전하 펌프 출력신호를 발생하는 차동 전하 펌프;

상기 제1차동 전하 펌프 출력신호와 상기 제2차동 전하 펌프 출력신호에 응답하여 전하를 충방전하는 루프 필터; 및

상기 제1차동 전하 펌프 출력신호와 상기 제2차동 전하 펌프 출력신호를 입력으로 하여 상기 클럭신호의 위상을 제어하는 전압 제어 발진기를 구비한 위상 동기 루프에 있어서,

상기 차동 전하 펌프는

상기 제1입력신호를 입력하여 제1출력신호를 발생하는 제1드라이버;

상기 제2입력신호를 입력하여 제2출력신호를 발생하는 제2드라이버;

상기 제2입력신호의 반전된 신호를 입력하여 상기 제1출력신호와 동일한 전압 레벨을 가지는 제3출력신호를 발생하는 제3드라이버;

상기 제1입력신호의 반전된 신호를 입력하여 상기 제2출력신호와 동일한 전압 레벨을 가지는 제4출력신호를 발생하는 제4드라이버;

제1바이어스 전압에 연결된 게이트와 상기 제1출력신호가 인가되는 소스와 제1차동 전하 펌프 출력신호에 연결된 드레인을 가진 제1트랜지스터;

상기 제1바이어스 전압에 연결된 게이트와 상기 제2출력신호가 인가되는 소스와 제2차동 전하 펌프 출력신호에 연결된 드레인을 가진 제2트랜지스터;

제2바이어스 전압에 연결된 게이트와 상기 제3출력신호가 인가되는 소스와 상기 제1차동 전하 펌프 출력신호에 연결된 드레인을 가진 제3트랜지스터; 및

상기 제2바이어스 전압에 연결된 게이트와 상기 제4출력신호가 인가되는 소스와 상기 제2차동 전하 펌프 출력신호에 연결된 드레인을 가진 제4트랜지스터를 구비하는 것을 특징으로 하는 위상 동기 루프.

#### 【청구항 6】

제5항에 있어서,

상기 제1입력신호는 다운 신호, 상기 제2입력신호는 업 신호이며, 상기 제1에서 제4드라이버는 버퍼인 것을 특징으로 하는 위상 동기 루프.

#### 【청구항 7】

제5항에 있어서,

상기 제1입력신호는 반전된 다운 신호, 상기 제2입력신호는 반전된 업 신호이며, 상기 제1에서 제4드라이버는 인버터인 것을 특징으로 하는 위상 동기 루프.

#### 【청구항 8】

제5항에 있어서, 상기 차동 전하 펌프는

기준전압을 발생하는 기준전압 발생회로;

기준전류를 발생하며 상기 제2바이어스 전압에 출력이 연결된 기준전류 발생회로;

상기 기준전압의 출력과 상기 제1차동 전하 펌프 출력신호 및 상기 제2차동 전하 펌프 출력신호를 입력으로 하여 상기 제1바이어스 전압을 발생하는 공통 모드 피드백 회로; 및

상기 제2바이어스 전압에 연결된 드레인 및 게이트, 그리고 접지전압에 연결된 소스를 가지는 제5트랜지스터를 더 구비하는 것을 특징으로 하는 위상 동기 루프.

#### 【청구항 9】

제1입력신호, 제2입력신호, 상기 제1입력신호의 반전된 신호, 상기 제2입력신호의 반전된 신호를 각각 입력하여, 제1출력신호, 제2출력신호, 상기 제1출력신호와 동등한 레벨의 제3출력신호, 및 상기 제2출력신호와 동등한 레벨의 제4출력신호를 각각 발생하는 제1단계; 및

제1바이어스 전압이 상기 제1출력신호의 전압 레벨을 제어하고, 상기 제2바이어스 전압이 상기 제3출력신호의 전압 레벨을 제어하여 제1차동 전하 펌프 출력신호를 발생하고, 상기 제1바이어스 전압이 상기 제2출력신호의 전압 레벨을 제어하고, 상기 제2바이어스 전압이 상기 제4출력신호의 전압 레벨을 제어하여 제2차동 전하 펌프 출력신호를 발생하는 제2단계를 구비하는 것을 특징으로 하는 차동 전하 펌핑 방법.

#### 【청구항 10】

제9항에 있어서, 상기 제2단계는

기준전압과 상기 제1차동 전하 펌프 출력신호 및 상기 제2 차동 전하 펌프 출력신호를 입력하여 상기 제1바이어스 전압을 발생하고,

기준전류를 이용하여 상기 제2바이어스 전압을 발생하는 것을 특징으로 하는 차동 전하 펌핑 방법.

## 【청구항 11】

기준 클럭신호와 클럭신호의 위상 차를 검출하여 제1입력신호, 제2입력신호, 상기 제1입력신호의 반전된 신호, 및 상기 제2입력신호의 반전된 신호를 발생하는 위상 검출 단계;

상기 제1입력신호, 상기 제2입력신호, 상기 제1입력신호의 반전된 신호, 상기 제2입력신호의 반전된 신호를 각각 입력하여, 제1출력신호, 제2출력신호, 상기 제1출력신호와 동등한 레벨의 제3출력신호, 및 상기 제2출력신호와 동등한 레벨의 제4출력신호를 각각 발생하고,

제1바이어스 전압이 상기 제1출력신호의 전압 레벨을 제어하고, 상기 제2바이어스 전압이 상기 제3출력신호의 전압 레벨을 제어하여 제1차동 전하 펌프 출력신호를 발생하고, 상기 제1바이어스 전압이 상기 제2출력신호의 전압 레벨을 제어하고, 상기 제2바이어스 전압이 상기 제4출력신호의 전압 레벨을 제어하여 제2차동 전하 펌프 출력신호를 발생하는 전하 펌핑 단계;

상기 제1차동 전하 펌프 출력신호와 상기 제2차동 전하 펌프 출력신호에 응답하여 전하를 충방전하는 전하 충방전 단계; 및

상기 제1차동 전하 펌프 출력신호와 상기 제2차동 전하 펌프 출력신호에 응답하여 상기 클럭신호의 위상을 제어하는 전압 제어 발진 단계를 구비하는 것을 특징으로 하는 위상 동기 루핑 방법.

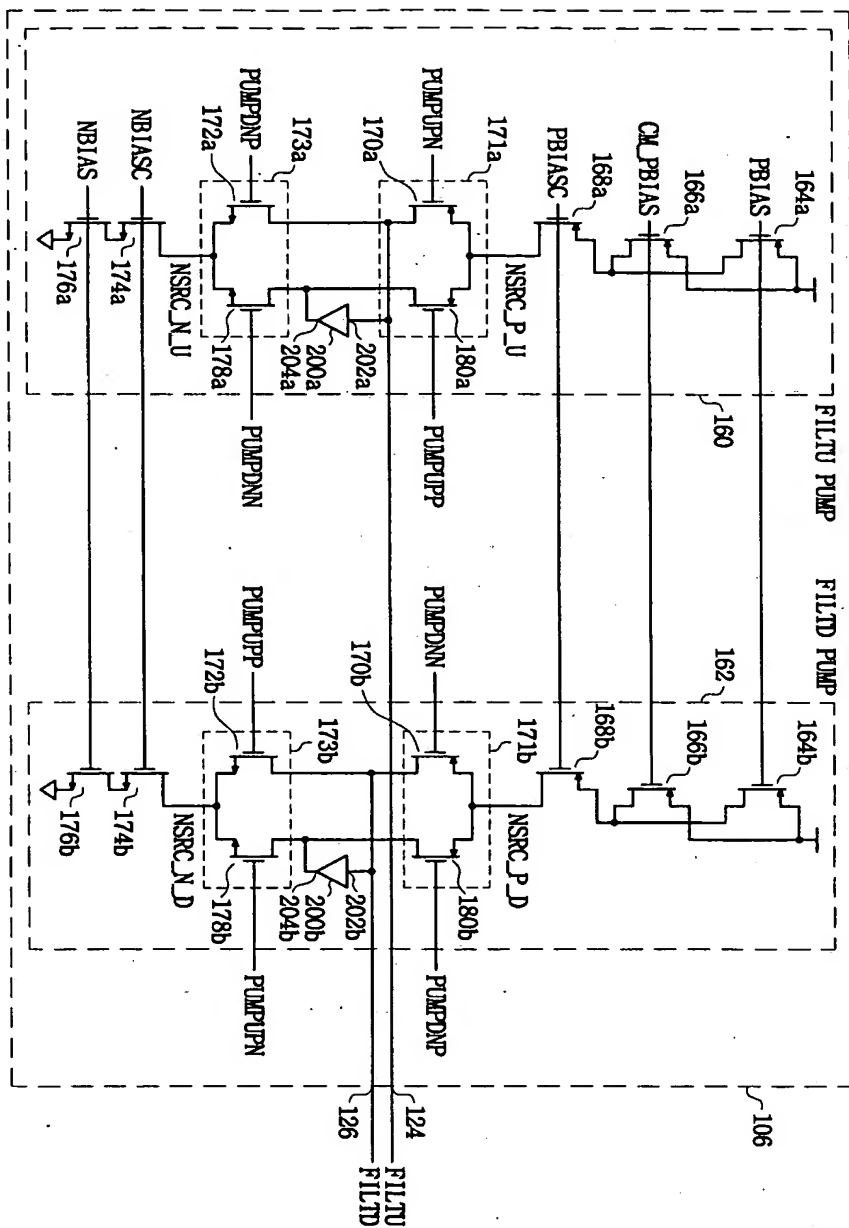
## 【청구항 12】

제11항에 있어서, 상기 전하 펌핑 단계는

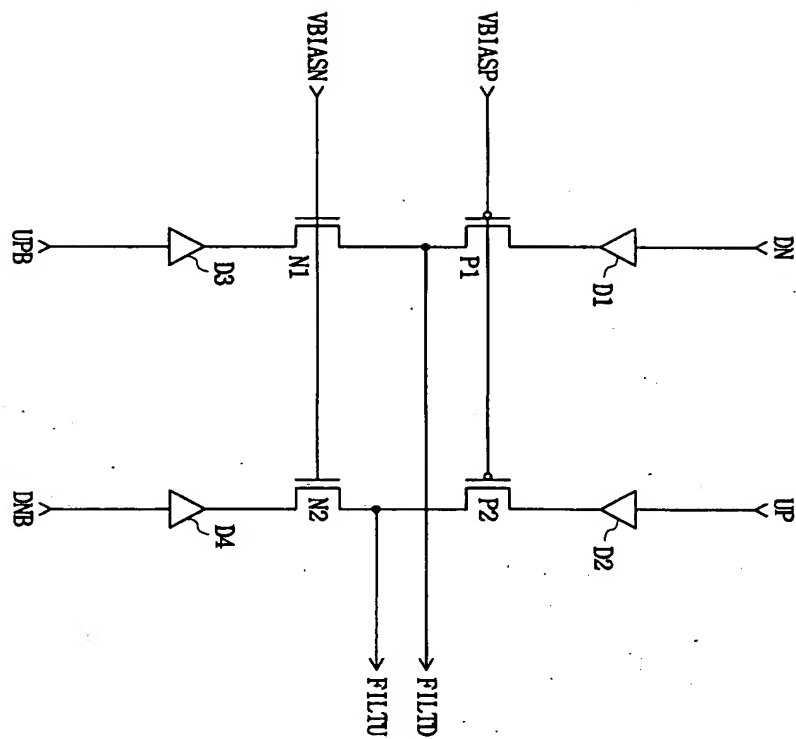
기준전압과 상기 제1차동 전하 펌프 출력신호 및 제2차동 전하 펌프 출력신호를 입력하여 상기 제1바이어스 전압을 발생하고,

기준전류를 이용하여 상기 제2바이어스 전압을 제어하는 것을 특징으로 하는 위상 동기 루핑 방법.

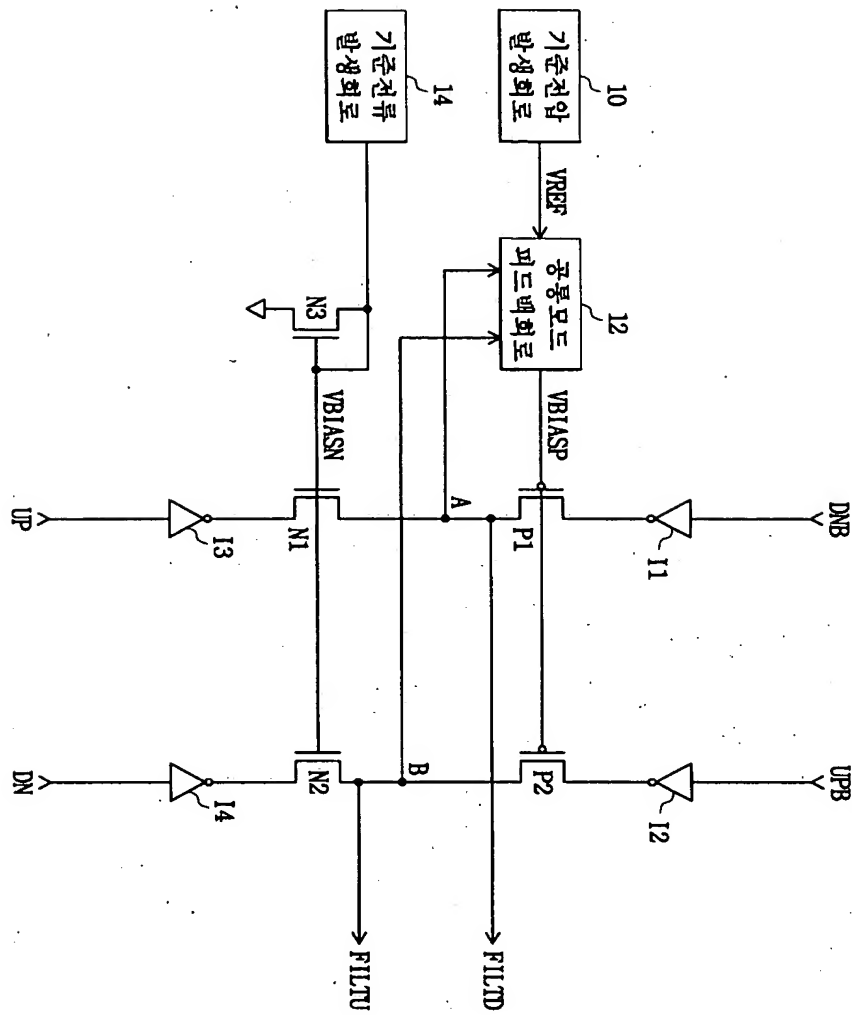
【도 1】



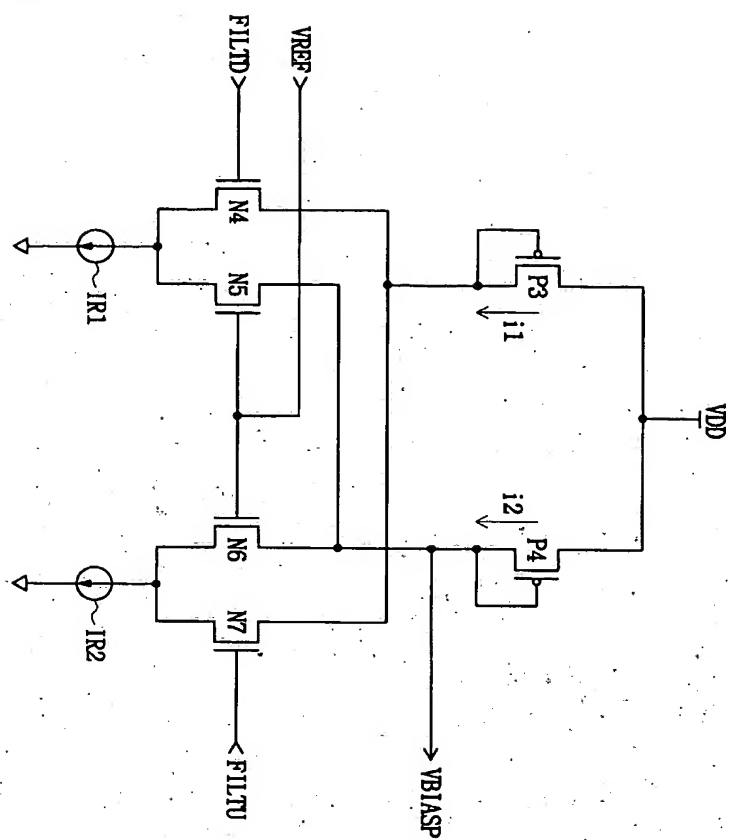
【도 2】



【도 3】



【도 4】



【도 5】

